

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07246518 A**

(43) Date of publication of application: **26.09.95**

(51) Int. Cl. **B23H 1/02**

(21) Application number: **08085731**

(22) Date of filing: **09.03.94**

(71) Applicant: **NEC CORP MAKINO MILLING
MACH CO LTD**

(72) Inventor: **SHIMOKAWABE TOSHIAKI
FUJII AKIRA
KANEDA KIYOSHI**

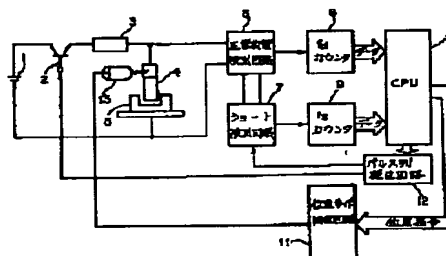
(54) **ELECTRIC DISCHARGE MACHINING METHOD
AND ITS DEVICE**

COPYRIGHT: (C)1995,JPO

(57) Abstract:

PURPOSE: To accurately control a gap for electric discharge machining based on no-loading time.

CONSTITUTION: Electric discharge is incurred between an electrode 4 and a work 5, voltage between electrodes is checked by a normal discharge detection circuit 6, and the normal discharge frequency f_d is outputted to a CPU 10 from a f_d counter 8. Besides, the short-circuit frequency f_s is outputted to the CPU 10 by way of a short-circuit detection circuit 7. Imaginary discharge starting time at the time of short-circuiting is set up (for example, $t_{ws}=0$), and entire imaginary no-loading time is obtained, which is an average of no-loading time at the time of normal discharge and imaginary no-loading time at the time of shortcircuiting, by the CPU 10 using the normal discharge frequency f_d and the short circuit frequency f_s . The CPU 10 then allows a position command controlling a gap length between the electrode 4 and the work 5 to be outputted to a position servo control circuit 11 based on the computed entire imaginary no-loading time t_{wv} .



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-246518

(43) 公開日 平成7年(1995)9月26日

(51) Int.Cl.⁶

B 2 3 H 1/02

識別記号

F
D

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数 3 F D (全 6 頁)

(21) 出願番号 特願平6-65731

(22) 出願日 平成6年(1994)3月9日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(71) 出願人 000154990

株式会社牧野フライス製作所

東京都目黒区中根2丁目3番19号

(72) 発明者 下川部 敏明

東京都港区芝5丁目7番1号 日本電気株式会社内

(72) 発明者 藤井 章

東京都港区芝5丁目7番1号 日本電気株式会社内

(74) 代理人 弁理士 小橋川 洋二

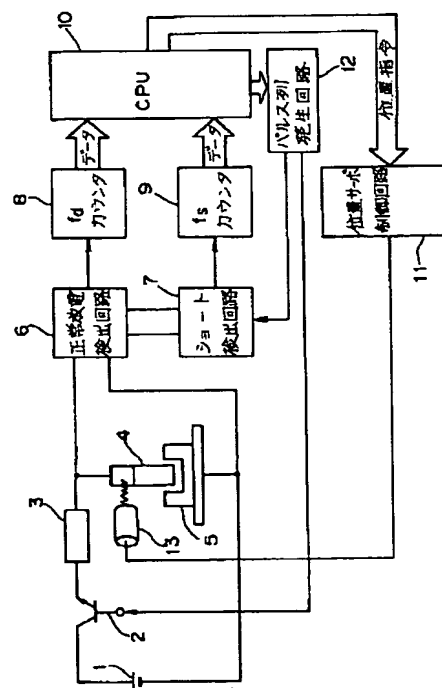
最終頁に続く

(54) 【発明の名称】 放電加工方法および装置

(57) 【要約】

【目的】 無負荷時間に基づく放電加工間隙の制御を正確にできるようにする。

【構成】 電極4とワーク5との間に放電が発生した場合、極間電圧が正常放電検出回路6によってチェックされ、 f_s カウンタ8から正常放電周波数 f_s がCPU10へ出力される。また、ショート検出回路7を経て f_s カウンタ9からはショート周波数 f_s がデータとしてCPU10へ出力される。ショート時の仮想放電開始時間 t_{vs} を設定し(たとえば $t_{vs}=0$)、正常放電周波数 f_s 、ショート周波数 f_s を用いることにより、CPU10にて正常放電時の無負荷時間 t_{vs} とショート時の仮想無負荷時間 t_{vs} との平均である仮想全無負荷時間 t_{vs} が求められる。CPU10は、算出された仮想全無負荷時間 t_{vs} に基づいて電極4とワーク5のギャップ長を制御する位置指令を位置サーボ制御回路11に出力する。



【特許請求の範囲】

【請求項1】 加工電極と被加工物との間の放電加工間隙に予め設定された正常放電用の通電時間 T_{on} および休止時間 T_{off} に従って間欠的に電圧パルスを印加して放電を発生させるとともに、前記加工間隙にショートを探
索するための探索電圧を印加して所定のショート検出タ
イム T_s 経過後の極間電圧に基づいて正常放電かショ
ートかを判別し、ショート時には予め設定されたショ
ート用の通電時間 T_{on} 、および休止時間 T_{off} に従って電
圧を印加し、加工電極と被加工物とを相対移動させる
ことにより被加工物を加工する放電加工方法であつて、
正常放電時の放電周波数 f_d およびショート周波数 f_s を
それぞれ検出し、

前記放電周波数 f_d およびショート周波数 f_s 、正常放電
時の通電時間 T_{on} 、休止時間 T_{off} 、ショート検出タイ
ム T_s 、ショート時の通電時間 T_{on} 、および休止時間 T_{off}
に基づいて、正常放電時の無負荷時間 t_{vd} を算出
し、

ショート時の仮想無負荷時間 t_{vs} を設定し、

前記正常放電時の無負荷時間 t_{vd} およびショート時の仮
想無負荷時間 t_{vs} に基づいて仮想全無負荷時間 t_{v} を求
め、

前記仮想全無負荷時間 t_{v} に基づいて加工電極と被加工
物との相対位置を制御する、ことを特徴とする放電加工
方法。

【請求項2】 前記正常放電時の無負荷時間 t_{vd} を、次
式

$$t_{vd} = \{1 - f_s \times (T_s + T_{off} + T_{on})\} / f_d - (T_{off} + T_{on})$$

によって求め、前記仮想全無負荷時間 t_{v} を、次式

$$t_{v} = (t_{vd} \times f_d + t_{vs} \times f_s) / (f_d + f_s)$$

によって求める請求項1に記載の方法。

【請求項3】 加工電極と被加工物との間の放電加工間
隙に予め設定された正常放電用の通電時間 T_{on} および休
止時間 T_{off} に従って間欠的に電圧パルスを印加して放
電を発生させるとともに、加工間隙にショートを探
索するための探索電圧を印加して所定のショート検出タイ
ム T_s 経過後の極間電圧に基づいて正常放電かショ
ートかを判別し、ショート時には予め設定されたショ
ート用の通電時間 T_{on} 、および休止時間 T_{off} に従って電
圧を印加し、加工電極と被加工物とを相対移動させるこ
とにより被加工物を加工する放電加工装置であつて、

正常放電の放電周波数 f_d を検出する手段と、

ショート周波数 f_s を検出する手段と、

前記放電周波数 f_d およびショート周波数 f_s 、正常放電
時の通電時間 T_{on} 、休止時間 T_{off} 、ショート検出タイ
ム T_s 、ショート時の通電時間 T_{on} 、および休止時間 T_{off}
に基づいて正常放電時の無負荷時間 t_{vd} を算出する
手段と、

ショート時の仮想無負荷時間 t_{vs} を設定する手段と、

前記正常放電時の無負荷時間 t_{vd} およびショート時の仮
想無負荷時間 t_{vs} に基づいて仮想全無負荷時間 t_{v} を算
出する手段と、

前記仮想全無負荷時間 t_{v} に基づいて加工電極と被加工
物との相対位置を制御する手段と、を備えたことを特徴
とする放電加工装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は放電加工方法および装置
に関し、特に仕上げ加工などの高周波領域においても安
定したサーボ送り加工ができるようにした放電加工方法
および装置に関する。

【0002】

【従来の技術】放電加工においては、電極と被加工物と
の間（加工間隙）に、電圧パルスを印加してその間で放
電を発生させ、所定の通電時間（ T_{on} ）と休止時間（ T_{off} ）
を繰返し、被加工物を加工している。一般に、電圧
パルスを印加してから放電開始までの時間を無負荷電圧
印加時間（以下、単に「無負荷時間」と略す）といい、
放電開始から放電終了までの時間を通電時間（ T_{on} ）、
放電終了から次の電圧パルス印加までの時間を休止時間
（ T_{off} ）という。

【0003】放電を安定に維持するために電極と被加工
物との相対的な送り速度を制御（サーボ送り）する必要
があるが、従来、この種の送り速度制御としては、加工
間隙に現れる極間電圧（パルス電圧）をフィルタ回路を
用いて平均化し、この平均電圧が所定値になるように送
り速度を制御する方法が知られている。また、無負荷時
間をクロックパルス等を用いて直接計数し、そうして求
められた無負荷時間に基づいて送り速度を制御する方法
（特開昭50-1499号、特開平2-109633号）も提案されて
いる。

【0004】

【発明が解決しようとする課題】極間電圧の平均電圧を
フィルタ回路を用いて検出する方法においては、極間電
圧の平均電圧はそのデューティ比（1周期における無負
荷時間の割合）によって異なってくる。そして、放電周
波数が高い加工領域（仕上げ加工など）においては、一
般に無負荷時間が休止時間等に対して短い加工方法が行
われ、このような場合には、前記デューティ比が下がっ
て、平均電圧値も非常に小さくなり、分解能が悪くなっ
て、平均電圧に基づいて安定したサーボ送りを行うこと
は困難であった。

【0005】一方、無負荷時間を直接計数する方法によ
れば、放電周波数が比較的低い荒加工領域においては問
題はないが、仕上げ加工領域のように放電周波数が1 M
Hz程度になると、無負荷時間は極めて短くなるから、
それを計数するための回路構成は非常に複雑になるとも
に計数精度が低下するという問題があった。また、こ
の方法では無負荷時間を一定のサンプリング周期で計数

して測定するため、放電周波数が一定である場合はよいが、放電周波数が変動する場合には無負荷時間を必ずしも正確に測定できないという問題があった。

【0006】以上のことから、従来の方法によれば、仕上げ加工のような高周波領域においては安定したサーボ送り加工を行うことができず、定速送り加工を行うことが多かった。

【0007】本発明は以上のような従来の問題点にかんがみてなされたもので、無負荷時間に基づく放電加工間隙の制御を正確にできるようにすること、特に、高周波領域においても安定したサーボ送り加工ができるようにすることを課題とする。

【0008】

【課題を解決するための手段】上記課題を解決するために、本発明においては、従来のように無負荷時間を直接クロックパルス等で計数するのではなく、まず放電周波数を検出して、その放電周波数および後述するその他のデータに基づいて無負荷時間を求め、求められた無負荷時間に応じて電極と被加工物との相対速度を制御するようにした。

【0009】しかも、本発明においては、放電加工中に発生するショートを検討して無負荷時間の計算を行うことにより、より正確に無負荷時間を算出することができるようになった。

【0010】すなわち、本発明においては、正常放電の放電周波数 f_n およびショート周波数 f_s をそれぞれ検出し、正常放電の周波数 f_n およびショートの周波数 f_s 、正常放電時の通電時間 T_{on} 、休止時間 T_{off} 、ショート検出タイム T_d 、ショート時の通電時間 T_{os} および休止時間 T_{ofs} に基づいて、正常放電時の無負荷時間 t_{nd} を算出する。さらに、ショート時の仮想無負荷時間 t_{vs} を設定し、前記正常放電時の無負荷時間 t_{nd} およびショート時の仮想無負荷時間 t_{vs} に基づいて仮想全無負荷時間 t_{vs} を求め、前記仮想全無負荷時間 t_{vs} に基づいて加工電極と被加工物との相対位置を制御するようにした。

【0011】具体的には、一例として、正常放電時の無負荷時間 t_{nd} を、次式

$$t_{nd} = \{1 - f_s \times (T_d + T_{off} + T_{os})\} / f_n - (T_{off} + T_{os})$$

によって求め、仮想全無負荷時間 t_{vs} を、次式

$$t_{vs} = (t_{nd} \times f_n + t_{vs} \times f_s) / (f_n + f_s)$$

によって求めるようにした。

【0012】

【作用】本発明においては、無負荷時間を直接計数するのではなく、放電周波数に基づいて無負荷時間を求めるので高周波領域においても正確に無負荷時間を測定することができる。したがって、高周波領域においても、安定したサーボ送り加工が可能になる。しかも、加工中に発生するショートも考慮して無負荷時間を求めているので、より正確に無負荷時間を求めることができる。

【0013】

【実施例】次に本発明について図面を参照して説明する。図1は本発明の一実施例としての形彫放電加工機のブロック図である。もちろん本発明はこの実施例に限定されるものではなく、また放電加工機としても形彫機に限らず、ワイヤ放電加工機にも適用できる。

【0014】図1において電源1の正出力はトランジスタ2によりスイッチングされ、電流制限抵抗3を通して電極4に接続されている。また、加工電源1の負出力はワーク5に接続されている。正常放電検出回路6およびショート検出回路7は、電極4とワーク5との間に印加される電圧を検出し、正常な放電が行われたときは正常放電検出回路6から正常放電パルスが出力され、正常放電が行われずショートのときはショート検出回路7からショートパルスが出力される。 f_s カウンタ8および f_n カウンタ9は、それぞれ正常放電パルス、ショートパルスを計数してショート周波数 f_s 、正常放電周波数 f_n を求め、それをCPU10が扱うことのできる f_s データ、 f_n データに変換し、CPU10に出力する。なお、上記実施例では、カウンタ8、9によってショート周波数 f_s 、正常放電周波数 f_n を求めるようにしているが、それに限らず、たとえば各カウンタは正常放電パルス、ショートパルスの計数だけを行い、CPU10によって、その計数値を所定のサンプリング周期ごとに読み込み、CPU10が前記計数値およびサンプリング周期に基づいてショート周波数 f_s 、正常放電周波数 f_n を算出するようにしてもよい。

【0015】さて、CPU10は、複数のCPUおよびメモリ等からなる制御回路であって、後述するように f_s データ、 f_n データその他のデータに基づいて諸演算を行い、電極4とワーク5のギャップ長を制御する為の位置指令を数値制御装置などの位置サーボ制御回路11に出力する。パルス列発生回路12はCPU10からの指令に基づいてトランジスタ2のスイッチング制御信号を出力する。位置サーボ制御回路11の出力はモータ13に接続され、モータ13は電極4と機械的に接続されている。

【0016】図2は正常放電検出回路6およびショート検出回路7の構成を示すブロック図である。図に示すように、正常放電検出回路6は、極間電圧を分圧して受ける差動増幅器61と、分圧された極間電圧を所定の基準電圧 V_0 （可変設定可能）と比較して基準電圧 V_0 以上になるとH（論理High）信号を出力するコンパレータ62と、コンパレータ62の出力を微分して正常放電パルスを出力する微分回路63とから構成されている。

【0017】一方、ショート検出回路7は、コンパレータ71、フリップフロップ（FF）72、ANDゲート73から成り、それらは図2に示すように接続されている。またFF72のR（リセット）端子およびゲート73の1つの入力端子はパルス列発生回路12と接続され

ている。パルス列発生回路12はFF72へリセット信号を出力する。さらにパルス列発生回路12は、極間電圧パルスの印加から所定のショート検出タイムT_s経過後に、ゲート73へショートチェックパルス(H信号)を出力する。コンパレータ71は、正常放電検出回路6の差動増幅器61の出力電圧とショート基準電圧V_s、(可変設定可能)とを比較して、差動増幅器61の出力電圧がショート基準電圧V_sより低いときはH信号をゲート73に出力する。さらに、ショート時においては、正常放電検出回路6のコンパレータ62はL(論理Low)信号を出力し、このL信号はFF72によって反転されH信号としてゲート73へ出力される。ショート検出タイムT_s経過後にパルス列発生回路12からH信号がゲート73へ出力され、ゲート73が開いてf_sカウンタ9へショートパルスが出力される。要するに、ショート検出回路7は、ショート検出タイムT_s経過後に正常放電が発生せず、かつ、極間電圧が所定電圧以下のときに、ショートパルスを出力する。

【0018】次に、図1の実施例の動作について説明する。電極4とワーク5との間に放電が発生すると、極間電圧波形は図3(A)に示すように変化する。すなわち、パルス列発生回路12によってトランジスタ2がオ*

$$f_d \times (t_{vd} + T_{off} + T_{on}) + f_s \times (T_s + T_{off} + T_{on}) = 1 \quad (1)$$

と表される。(1)式から正常放電時の無負荷時間t_{vd}※ ※を算出すると、

$$t_{vd} = \{1 - f_s \times (T_s + T_{off} + T_{on})\} / f_d - (T_{off} + T_{on}) \quad (2)$$

となる。

【0021】一方、ショート時においては、ショート電流が流されることは上述のとおりであり、本来、正常放電時のような無負荷時間という概念は存在しない。しかし、いま、正常放電時の無負荷時間t_{vd}を補正する観点からショート時の仮想無負荷時間t_{vs}という概念を導入し、正常放電時の無負荷時間t_{vd}とショート時の仮想無負荷時間t_{vs}との平均を仮想全無負荷時間t_{vv}とする。この仮想全無負荷時間t_{vv}は、いわばショート発生も考★

$$t_{vv} = (t_{vd} \times f_d + t_{vs} \times f_s) / f_d \quad (3)$$

で表わされる。ここでショート時の仮想無負荷時間t_{vs}=0と設定する。一般的には、ショート時の仮想無負荷時間t_{vs}は無負荷時間に算入しなくてもよいと考えられ☆

$$t_{vv} = t_d / f_s \times \{[1 - f_s \times (T_s + T_{off} + T_{on})] / f_d - (T_{off} + T_{on})\} \quad (4)$$

となる。

【0023】次にt_{vv}の演算動作を図4のフローチャートを用いて説明すると、まず、CPU10はf_dカウンタ8、f_sカウンタ9からそれぞれ正常放電周波数f_d、ショート周波数f_sを読み込み(ステップS1)、さらにメモリからT_{on}、T_{off}、T_s、T_{off}、T_{on}を読み込み(ステップS2)、上記(2)式に基づいて正常放電時の無負荷時間t_{vd}を算出する(ステップS3)。次いでメモリからショート時の仮想無負荷時間t_{vs}(実施

★ン状態になり、図3(A)の無負荷時間t_{vd}の後には放電が開始している。正常放電検出回路6は放電を検出し、放電開始から通電時間T_{on}経過するとトランジスタ2がオフされて放電は終了する。その後休止時間T_{off}経過すると再度トランジスタ2がオンされ、以下同様の動作が繰返される。

【0019】ところが、図3(B)に示すように、加工間隙間に放電パルスが印加されてからショート検出タイムT_s経過しても極間電圧が所定の基準値に達しないときは、ショートと判定され、その後はショート用の電圧が印加され、ショート時の通電時間T_{on}、および休止時間T_{off}によってトランジスタ2が制御されショート電流が流される。T_{on}、およびT_{off}の値は、加工条件に応じて任意に設定されてCPU10内に記憶されている。

【0020】さて、f_dカウンタ8からは正常放電周波数f_dが、またf_sカウンタ9からはショート周波数f_sがデータとしてCPU10に出力される。さらに、極間ギャップ長制御において、放電加工を行うための通電時間T_{on}、休止時間T_{off}およびショート検出タイムT_sは予め設定されており、本実施例ではCPU10内にデータとして保持されている。これらの値の関係は、

★慮した無負荷時間であり、正常放電時の無負荷時間t_{vd}をショートを考慮して補正したものと言える。したがってこの仮想全無負荷時間t_{vv}に基づいて放電ギャップ長の制御をより適正に行うことができる。ショート時の仮想無負荷時間t_{vs}は、仮想的なものであるので、図3(B)においては鎖線で示している。

【0022】正常放電周波数f_dとショート周波数f_sとの和を全放電周波数f_aとすると、仮想全無負荷時間t_{vv}は、

☆るからである。したがって、求める仮想全無負荷時間t_{vv}は(2)(3)式より

例の場合t_{vs}=0)を読み込み(ステップS4)、(3)式より仮想全無負荷時間t_{vv}を求める(ステップS5)。

【0024】CPU10は、算出された仮想全無負荷時間t_{vv}をもとに電極4とワーク5のギャップ長を制御するための位置指令を位置サーボ制御回路11に出力する。位置サーボ制御回路11は、与えられた位置指令によりモータ13を駆動し、電極4とワーク5のギャップ長の制御を行う。

【0025】上記実施例では、ショート時の仮想無負荷時間 t_{vs} = 0 と置いたが、ショート時の仮想無負荷時間 t_{vs} は加工条件に応じて任意に設定してよい。たとえば、ショート時の極間電圧波形としては、実際の放電加工においては、図3 (B) に示すような電圧値の低いものだけではなく、図3の (A) と (B) の中間に位置するような電圧値の高いものも現われる（ワークの板厚が大きい場合など）。このような場合には、仮想無負荷時間 t_{vs} をゼロではなく、ワークの板厚等の加工条件に応じた値に設定するとよい。

【0026】

【発明の効果】以上説明したように、本発明においては、加工中の放電周波数を検出し、その検出値と予め設定された通電時間および休止時間に基づいて無負荷時間を算出するように構成したので、高周波領域においても無負荷時間を正確に算出することができる。そのため、仕上げ加工などの高周波数領域において、安定したサーボ送り加工ができるという効果が得られる。

【0027】特に、本発明によれば、ショート時の仮想無負荷時間 t_{vs} を想定することにより、ショート時を考慮した制御ができるようになり、ショート時の仮想無負荷時間 t_{vs} を諸加工条件に応じて適切に設定すれば（たとえば t_{vs} = 0）、ほぼ理想の放電サーボ加工ができ

る。

【図面の簡単な説明】

【図1】本発明の一実施例のブロック図である。

【図2】図1の正常放電検出回路およびショート検出回路の構成を示すブロック図である。

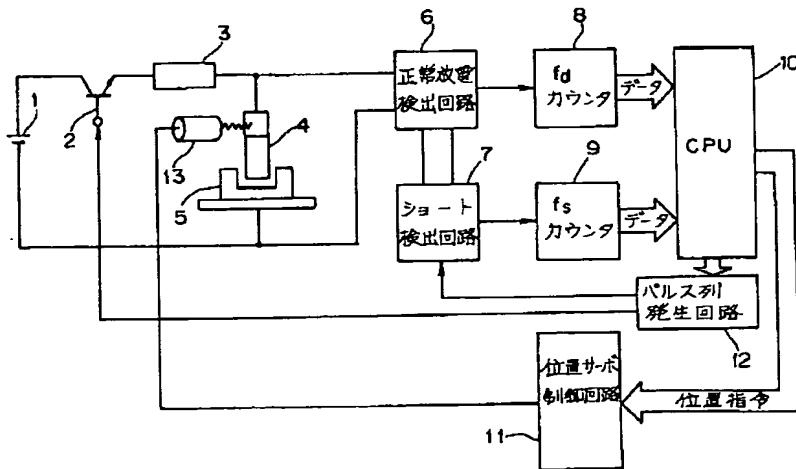
【図3】正常放電時およびショート時の極間電圧を示す波形図である。

【図4】仮想全無負荷時間 t_{vs} を演算するCPU動作を示すフローチャートである。

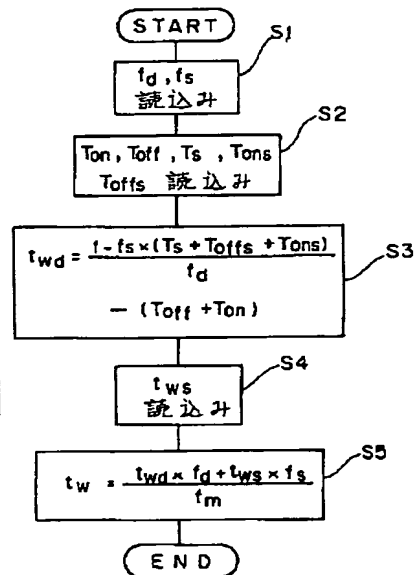
10 【符号の説明】

- 1 電源
- 2 トランジスタ
- 3 電流制限抵抗
- 4 電極
- 5 ワーク
- 6 正常放電検出回路
- 7 ショート検出回路
- 8 f_d カウンタ
- 9 f_s カウンタ
- 10 CPU
- 11 位置サーボ制御回路
- 12 パルス列発生回路
- 13 モータ

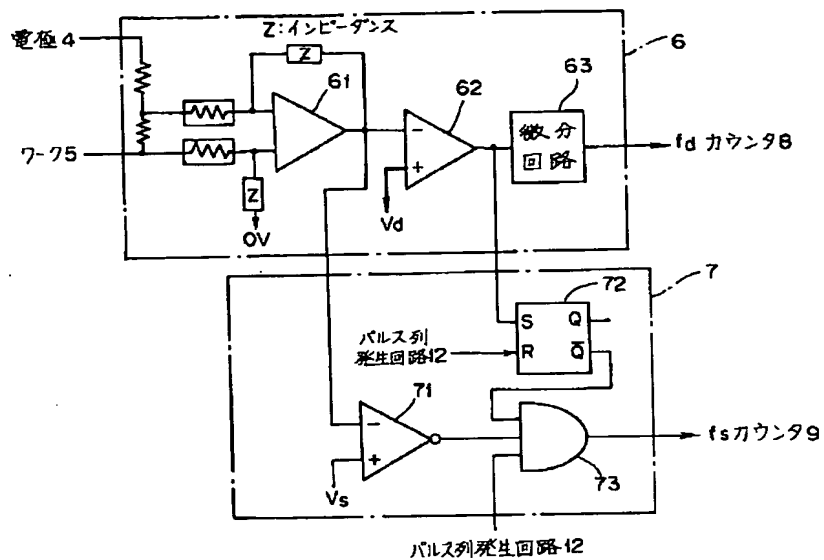
【図1】



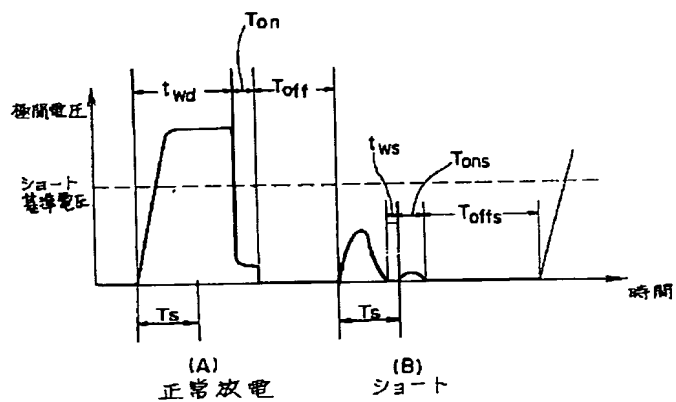
【図4】



【図2】



【図3】



フロントページの続き

(72)発明者 金田 清
 神奈川県愛甲郡愛川町三増359番地の3
 株式会社牧野フリス製作所内